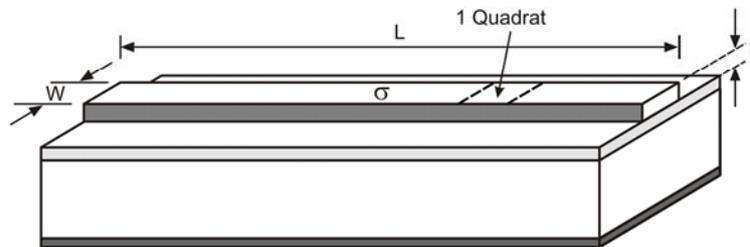


6. Verbindungsleitungen: Widerstand



$$R_{TL} = \frac{\rho}{t} \cdot \frac{L}{W} = R_{Sq} \cdot \frac{L}{W}$$

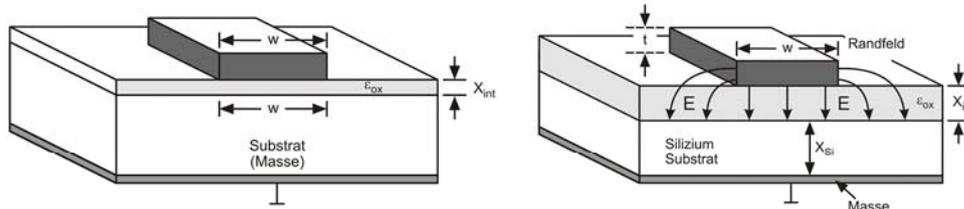
Eine immer wichtigere Rolle beim Design von höchstintegrierten Digitalschaltungen nehmen die Verbindungsleitungen ein.

Deshalb sollen deren Eigenschaften an dieser Stelle nun genauer betrachtet werden.

Die grundlegende Eigenschaft einer Leitung ist der ohmsche Widerstand. Dieser hängt ab vom spezifischen Widerstand des verwendeten Materials, von der Dicke der Schicht und von der Geometrie (Länge und Weite der Leitung).

Der Quotient ρ/t wird als Schichtwiderstand oder R_{square} bezeichnet und hat die Einheit $[\Omega]$.

6. Verbindungsleitungen: Kapazität, Induktivität



$$C_{TL} = C'_{TL} \cdot W \cdot L \quad \text{mit} \quad C'_{TL} = \frac{\epsilon_0 \cdot \epsilon_{ox}}{X_{int}} \quad (\text{ohne Randfelder})$$

$$C_{TL} \approx \frac{2 \pi \epsilon_{eff}}{\ln\left[\frac{8 X_{int}}{W} + \left(\frac{W}{4 X_{int}}\right)\right]} \quad (\text{mit Berücksichtigung von Randfeldern})$$

$$\text{mit} \quad \epsilon_{eff} = \left[\frac{1}{2} (\epsilon_{ox} + 1) + \frac{(\epsilon_{ox} - 1)}{\sqrt{1 - 10(X_{Si} + X_{int})/W}} \right] \cdot \epsilon_0$$

$$L_{TL} = \frac{\mu_0}{2 \pi} \cdot \ln \left[\frac{8(X_{Si} + X_{int})}{W} + \frac{W}{4(X_{Si} + X_{int})} \right], \quad \text{mit} \quad \mu_0 = 4 \pi \cdot 10^{-9} \text{ H/cm}$$

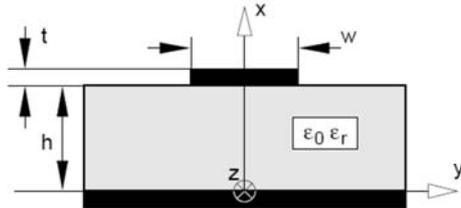
Etwas komplexer gestalten sich die Betrachtungen der kapazitiven und induktiven Eigenschaften der Verbindungsleitungen.

Generell haben wir auch hier zunächst einen Plattenkondensator mit der effektiven Fläche der Leitung. Zusätzlich müssen aber noch die elektrischen Felder an den Rändern der Leitung berücksichtigt werden.

Des Weiteren muss abhängig von der Lage der Verbindungsleitung auf dem Chip die effektive Dielektrizitätskonstante bestimmt werden.

Da wir bei den heutigen Taktfrequenzen und deren Oberwellen die Leitungsinduktivität nicht mehr generell vernachlässigen können, müssen wir auch diese erfassen und bei der Ausbreitung der Signale mit berücksichtigen.

6. Verbindungsleitungen: Mikrowellenleitung



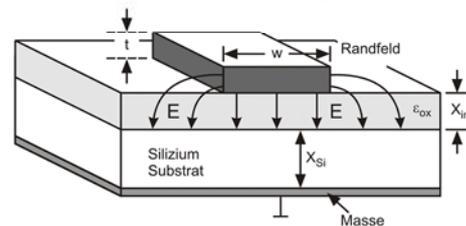
w: Breite des Streifenleiters
h: Dicke des Dielektrikums
t: Dicke des Streifenleiters

$$Z_{TL} = \frac{Z_0}{2\pi\sqrt{2(1+\epsilon_{r,eff})}} \ln \left[1 + \frac{4h}{W_{eff}} \left(\frac{14 + \frac{8}{\epsilon_{r,eff}}}{11} \frac{4h}{W_{eff}} + \sqrt{\left(\frac{14 + \frac{8}{\epsilon_{r,eff}}}{11} \frac{4h}{W_{eff}} \right)^2 + \pi^2 \frac{1 + \frac{1}{\epsilon_{r,eff}}}{2}} \right) \right]$$

mit: $Z_0 = \sqrt{\frac{\mu_0}{\epsilon_0}} = 120 \pi \Omega = 377 \Omega$

$$\epsilon_{r,eff} = \frac{\epsilon_{Si} + \epsilon_{ox}}{2}, \quad W_{eff} = W + 2w_{Randfeld}$$

$$h = X_{int} + X_{Si}$$

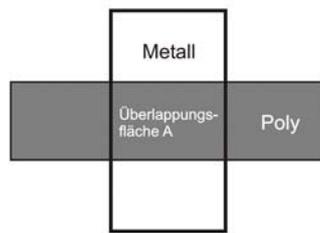


Durch den Chipaufbau können sich Strukturen ergeben, die wir aus der Mikrowellentechnik kennen.

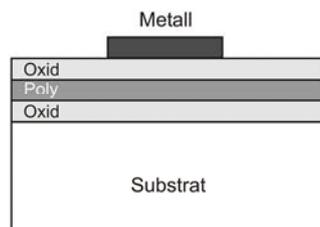
Der Wellenwiderstand der Leitung kann durch die angegebene Gleichung bestimmt werden.

Z_0 ist der Wellenwiderstand im Vakuum ($\mu_r, \epsilon_r = 1$).

6. Verbindungsleitungen: Überlappungen



(a) Draufsicht

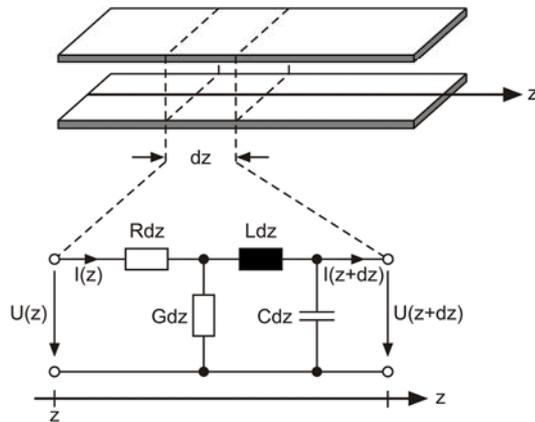


(b) Seitenansicht

Durch die in mehreren Lagen geführte Verdrahtung, kommt es immer wieder zu Überkreuzungen von Leitungen.

Entscheidend ist dabei die Überlappungsfläche für das Auftreten einer Kapazität, wie es in dieser Folie zu sehen ist.

6. Verbindungsleitungen: TL-Modell



$$-\frac{\partial^2 U}{\partial z^2} = (R' + j\omega L') \frac{\partial I}{\partial z}$$

$$\frac{\partial^2 U}{\partial z^2} = \gamma^2 U$$

$$\gamma = \sqrt{(R' + j\omega L') \cdot (G' + j\omega C')}$$

$$Z_L = \sqrt{\frac{R' + j\omega L'}{G' + j\omega C'}}$$

Zur genauen Analyse der Eigenschaften einer Leitung wollen wir uns mit dem Modell einer Transmission Line beschäftigen.

Nehmen wir ein Stück Leitung der Länge dz , können wir dieses Leitungselement durch das gezeigte Ersatzschaltbild beschreiben.

Für die Spannung können wir die Wellengleichung in der gezeigten Form schreiben.

Der Faktor γ wird als Ausbreitungsfaktor bezeichnet. R' , L' , G' und C' sind die Leitungsbeläge.

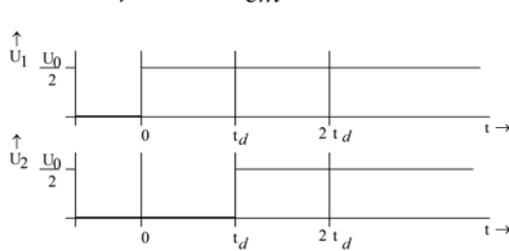
Der Komplexe Wellenwiderstand ergibt sich dann aus der Wurzel der Summe der Längsbeläge der Leitung dividiert durch die Summe der Ableitungsbeläge.

6. Verbindungsleitungen: TL-Modell

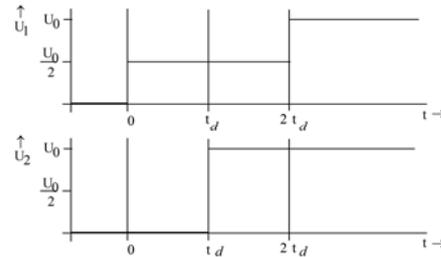


- Verzögerung (Laufzeit)
- Einfluss auf t_{LH} und t_{HL}
- Reflexion am Ausgang und Eingang

$$t_d = \frac{D}{v} \approx 65,83 \frac{ps}{cm} \cdot D, \quad t_{LH} \geq 2,5 \cdot t_d, \quad t_{HL} \geq 5 \cdot t_d$$



Anpassung: $Z_{Last} = Z_L$



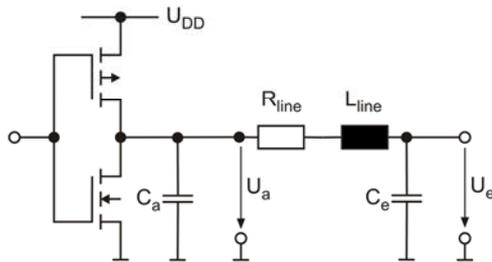
Leerlauf: $Z_{Last} \Rightarrow \infty$

Um zeitkritische Signale genau analysieren zu können, müssen wir die Verzögerungszeiten und das Verhalten der Signale betrachten.

Wenn es uns gelingt, eine Leitung mit ihrem Wellenwiderstand abzuschließen, haben wir am Ausgang keine Reflexion.

Ein MOSFET stellt aber eher einen Leerlauf für den Ausgang der Leitung dar, was unter Umständen zu einer doppelten Signalamplitude führen kann.

6. Verbindungsleitungen: TL-Modell



$$U_a = U_e + R_{line} C_e \frac{dU_e}{dt} + L_{line} C_e \frac{d^2 U_e}{dt^2}$$

Resonanzfrequenz :

$$\omega_0 = \frac{1}{\sqrt{L_{line} C_e}}$$

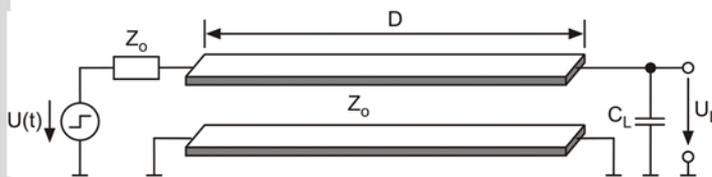
Aufladen von C_e durch Strom über p-Kanal Transistor :

$$I_{DP} = C_a \frac{dU_a}{dt} + C_e \frac{dU_e}{dt}$$

$$C_L = C_a + C_e \quad i_i = C_L \frac{dU_L}{dt}$$

Reflexionsfaktor :

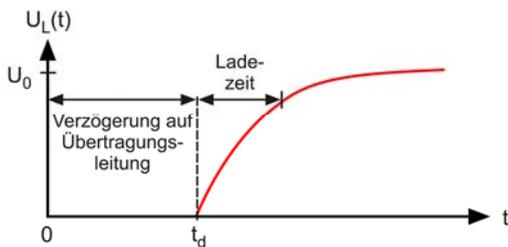
$$r(s) = \frac{(1/s \cdot C_L) - Z_0}{(1/s \cdot C_L) + Z_0}$$



Oft wird für die Analyse ein vereinfachtes Modell ohne G' angenommen. Die Kapazität der Leitung wird dann einfach zur Lastkapazität hinzu addiert.

Damit lassen die die hier gezeigten Abhängigkeiten definieren.

6. Verbindungsleitungen: TL-Treiber



hin⁽⁺⁾ – und rücklaufende⁽⁻⁾ Welle:

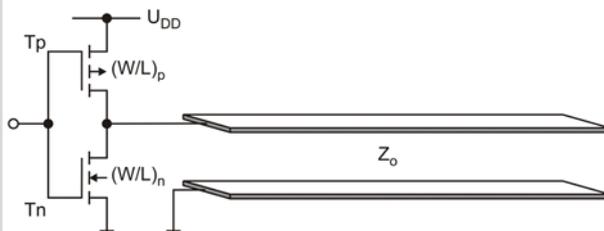
$$U^+ = \frac{1}{2}U_0 \quad \text{bzw.} \quad U^+(s) = \frac{U_0}{2s} e^{-s t_d},$$

$$U^-(s) = r(s) \cdot U^+(s)$$

oder:

$$U_L(t) = U^+(t) + U^-(t) \\ = U_0 \cdot [1 - e^{-(t-t_d)/\tau}] y(t) \cdot (t-t_d)$$

$y(t)$ = Einheitssprungantwort

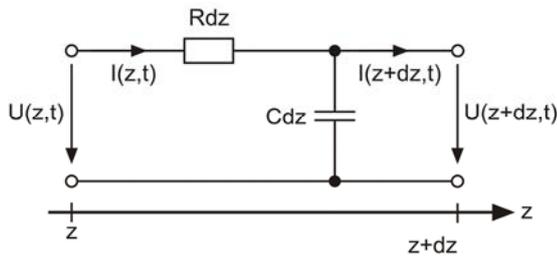


Für Anpassung ($Z_o = Z_L$):

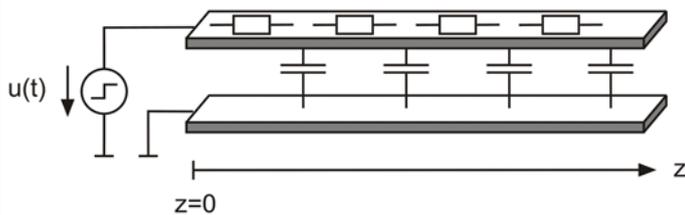
$$Y_o = k'_n \left(\frac{W}{L} \right)_n (U_{DD} - U_{thn}) + \\ k'_p \left(\frac{W}{L} \right)_n (U_{DD} - |U_{thp}|)$$

Der Signalverlauf am Ausgang der Leitung wird dann ein RC-Verhalten aufweisen, wie hier gezeigt.

6. Verbindungsleitungen: RC-Modell



$$\frac{\partial^2 U(z,t)}{\partial z^2} = R \cdot C \frac{\partial U(z,t)}{\partial t}$$

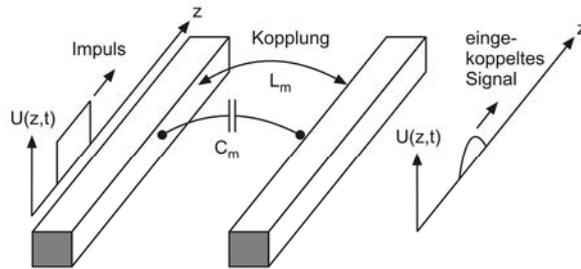


$$U(z,s) = U^+ e^{-\alpha z} + U^- e^{+\alpha z}$$

mit $\alpha = \sqrt{s \cdot R \cdot C}$

Ein solches weiter vereinfachtes RC-Modell wird hier diskutiert. Jedes Leitungselement der Länge dz dämpft den Sprung, der am Eingang der Leitung angelegt wird. Wir erhalten dann auf den Leitungsabschnitten die hier angeführte Spannung.

6. Verbindungsleitungen: Übersprechen



Kapazitive Kopplung :

$$\left. \begin{aligned} Q_1 &= C_{11}U_1 + C_{12}(U_1 - U_2) \\ Q_2 &= C_{21}(U_2 - U_1) + C_{22}U_2 \end{aligned} \right\} \text{ wobei } C_{12} = C_{21} = C_m$$

$$I_1 = C_{11} \frac{dU_1}{dt} + C_m \frac{d(U_1 - U_2)}{dt}$$

$$I_2 = C_m \frac{d(U_2 - U_1)}{dt} + C_{22} \frac{dU_2}{dt}$$

Induktive Kopplung :

$$\left. \begin{aligned} \Phi_1 &= L_{11}I_1 + L_{12}I_2 \\ \Phi_2 &= L_{21}I_1 + L_{22}I_2 \end{aligned} \right\} \text{ wobei } L_{12} = L_{21} = L_m$$

$$U_1 = L_{11} \frac{dI_1}{dt} + L_m \frac{dI_2}{dt}$$

$$U_2 = L_m \frac{dI_1}{dt} + L_{22} \frac{dI_2}{dt}$$

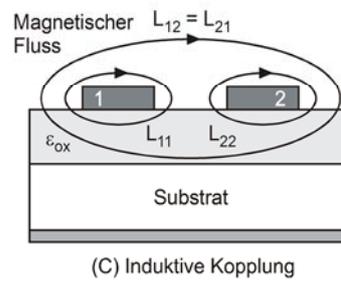
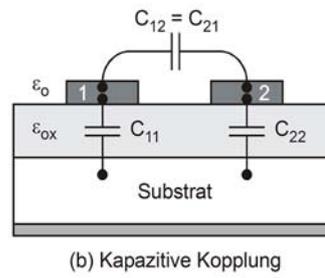
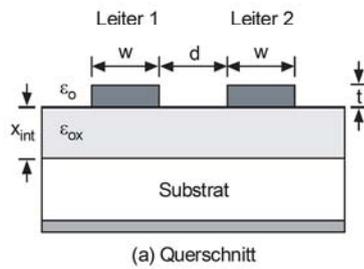
Bei der heutigen Integrationsdichte auf den Chips lässt es sich nicht vermeiden, dass Signalleitungen über unterschiedlich lang strecken parallel geführt werden müssen.

Für diese Fälle ist es notwendig, die Kopplung zwischen den Leitungstücken zu bestimmen.

Wir finden grundsätzlich zwei Arten von Kopplung:

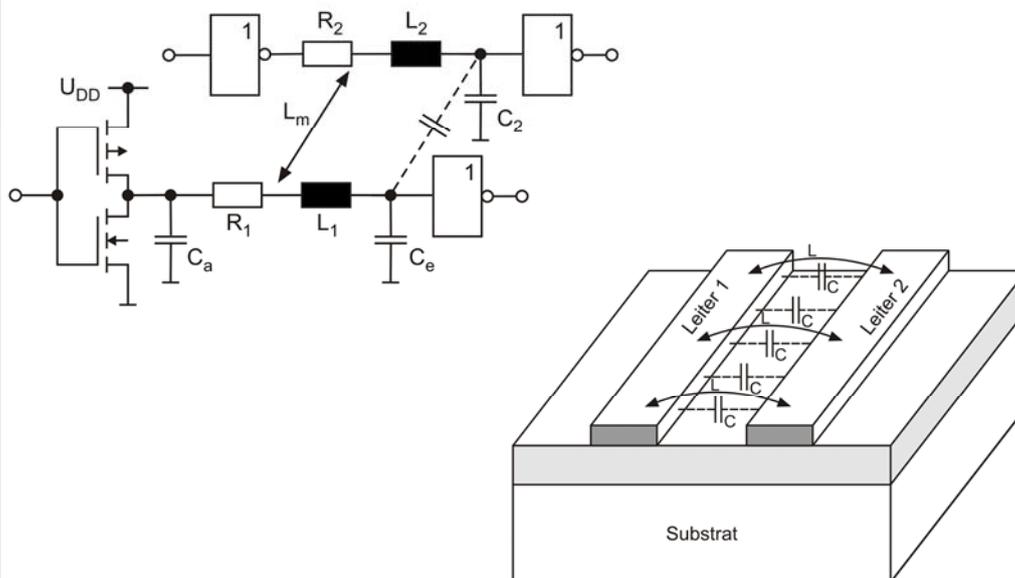
Kapazitiv und Induktiv. Wenn wir die Koppelkapazitäten und –Induktivitäten kennen, ist es leicht möglich, die eingekoppelten Signale zu bestimmen. Werden die Signalamplituden der eingekoppelten Spannungen oder Ströme zu groß, kann dies zu Fehlfunktionen in den Schaltungen führen.

6. Verbindungsleitungen: Kopplungseffekte



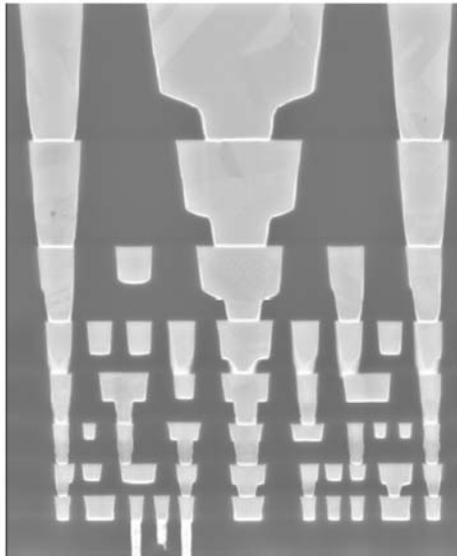
Am Beispiel vereinfachter Querschnitte werden die Kopplungseffekte aufgezeigt.

6. Verbindungsleitungen: on-Chip Kopplung



Man kann die Kopplung aber auch durch ein elektrisches Ersatzschaltbild mit diskreten Elementen für die Verbindungsleitung darstellen.

6. Verbindungsleitungen: Chipaufbau

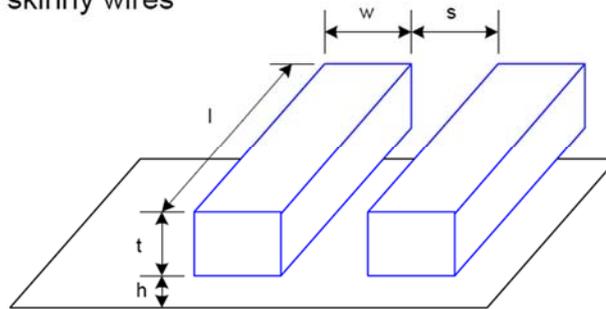


- 8 Verbindungsebenen
- Leitermaterial: Kupfer
- Oxid mit kleinem ϵ_r

Um aufzuzeigen, wie der typische Querschnitt durch einen modernen Chip aussieht, hier eine typische Struktur.

6. Verbindungsleitungen: Chipaufbau

- Pitch = $w + s$
- Aspect ratio: $AR = t/w$
 - Old processes had $AR \ll 1$
 - Modern processes have $AR \approx 2$
 - Pack in many skinny wires



Während die Verbindungen in früheren Generationen von Chips verhältnismäßig breit waren ($w \gg t$) ist es heute aufgrund der extrem kleinen Abmessungen der Transistoren umgekehrt ($t > w$). Damit wird aber auch zwangsläufig der Abstand s immer kleiner, was zu verstärkten Kopplungseffekten führen kann.

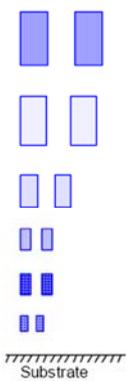
6. Verbindungsleitungen: Beispiel

- AMI 0.6 μm process has 3 metal layers
- Modern processes use 6-10+ metal layers
- Example:

Intel 180 nm process

- M1: thin, narrow ($< 3\lambda$)
 - High density cells
- M2-M4: thicker
 - For longer wires
- M5-M6: thickest
 - For V_{DD} , GND, clk

Layer	T (nm)	W (nm)	S (nm)	AR
6	1720	860	860	2.0
	1000			
5	1600	800	800	2.0
	1000			
4	1080	540	540	2.0
	700			
3	700	320	320	2.2
	700			
2	700	320	320	2.2
	700			
1	480	250	250	1.9
	800			



Hier einige Daten von etwas älteren Prozessen.

6. Verbindungsleitungen: Schichtwiderstände

- Typical sheet resistances in 180 nm process

Layer	Sheet Resistance (Ω/\square)
Diffusion (silicided)	3-10
Diffusion (no silicide)	50-200
Polysilicon (silicided)	3-10
Polysilicon (no silicide)	50-400
Metal1	0.08
Metal2	0.05
Metal3	0.05
Metal4	0.03
Metal5	0.02
Metal6	0.02

Mit den kleiner werdenden Abmessungen nehmen aber die Schichtwiderstände in den Verbindungsleitungen zu.

Typische Werte für einen 180nm Prozess sind hier aufgelistet. Als Metall wird Cu verwendet.

6. Verbindungsleitungen: Kontaktwiderstand

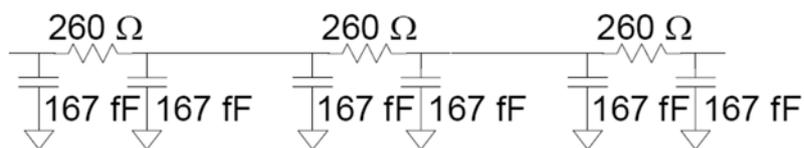
- Contacts and vias also have 2-20 Ω
- Use many contacts for lower R
 - Many small contacts for current crowding around periphery



Zur Reduzierung der Kontaktwiderstände zwischen den einzelnen Ebenen verwendet man möglichst viele parallel geschaltete Verbindungen, die üblicherweise als Quadrat ausgelegt werden.

6. Verbindungsleitungen: Beispiel

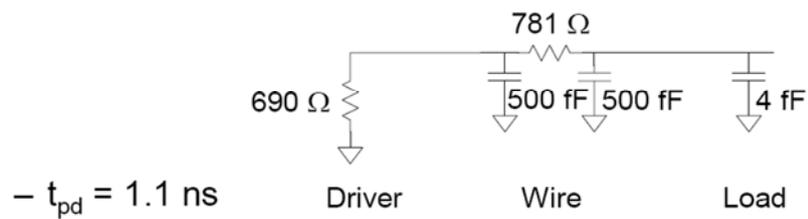
- Metal2 wire in 180 nm process
 - 5 mm long
 - 0.32 μm wide
- Construct a 3-segment π -model
 - $R_{\square} = 0.05 \Omega/\square$ $\Rightarrow R = 781 \Omega$
 - $C_{\text{permicron}} = 0.2 \text{ fF}/\mu\text{m}$ $\Rightarrow C = 1 \text{ pF}$



An einem Beispiel soll die Vorgehensweise zur Bestimmung der Eigenschaften einer Verbindungsleitung auf einem Chip gezeigt werden.

6. Verbindungsleitungen: Beispiel

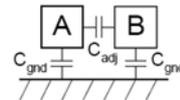
- Estimate the delay of a 10x inverter driving a 2x inverter at the end of the 5mm wire from the previous example.
 - $R = 2.5 \text{ k}\Omega \cdot \mu\text{m}$ for gates
 - Unit inverter: $0.36 \mu\text{m}$ nMOS, $0.72 \mu\text{m}$ pMOS



Für das angeführte Beispiel erhalten wir eine Verzögerungszeit von 1,1 ns.

6. Verbindungsleitungen: Übersprechen

- Assume layers above and below on average are quiet
 - Second terminal of capacitor can be ignored
 - Model as $C_{\text{gnd}} = C_{\text{top}} + C_{\text{bot}}$
- Effective C_{adj} depends on behavior of neighbors
 - *Miller effect*

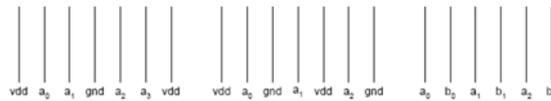
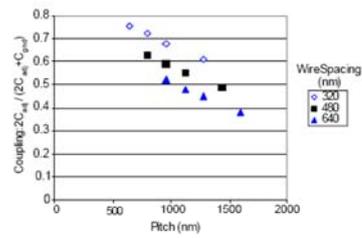
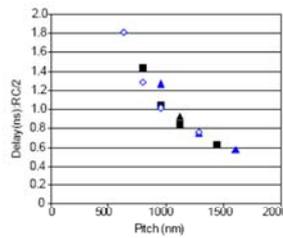


B	ΔV	$C_{\text{eff(A)}}$	MCF
Constant	V_{DD}	$C_{\text{gnd}} + C_{\text{adj}}$	1
Switching with A	0	C_{gnd}	0
Switching opposite A	$2V_{\text{DD}}$	$C_{\text{gnd}} + 2 C_{\text{adj}}$	2

Hier ein Beispiel für ein Übersprechen zwischen zwei benachbarten Leitungen in der gleichen Ebene.

6. Verbindungsleitungen: Designanforderungen

- Goal: achieve delay, area, power goals with acceptable noise
- Degrees of freedom:
 - Width
 - Spacing
 - Layer
 - Shielding



Aus den gemachten Betrachtungen müssen dann optimierte Anordnungen für die Anordnung der Leitungsebenen ermittelt werden.